

## KL-300

### Учебный стенд для изучения цифровых схем



Учебный стенд KL-300 для изучения цифровых схем является всеобъемлющим и самодостаточным учебным пособием, подходящим для обучения работе и экспериментов с цифровыми электрическими схемами. Всё необходимое оборудование для экспериментов с цифровыми электронными схемами (например, источник электропитания, генератор сигнала, переключатели и индикаторы) размещается в главном модуле. Тринадцать дополнительных модулей позволяют выполнять огромное количество различных экспериментов по цифровой схемотехнике. Учебный стенд позволяет студентам и инженерам экономить время и средства при изучении, разработке и проверке прототипов электрических схем.

+ Моделирование

#### ● Особенности

1. Учебный стенд может использоваться для проектирования и экспериментов со схемами комбинационной логики, последовательной логики и микропроцессорами
2. Учебный стенд идеально подходит для изучения основ цифровой схемотехники
3. Встроенный источник электропитания, генератор сигналов и измерительные устройства облегчают проведение экспериментов
4. Перечень выполняемых экспериментов можно легко изменять с помощью универсального макета электронной схемы
5. Учебный стенд позволяет работать с цифровыми схемами на основе ТТЛ, КМОП, n-канальной МОП, р-канальной МОП и ЭСЛ технологий
6. В целях безопасности все блоки электропитания снабжены защитой от перегрузки по выходу
7. Все модули снабжены 8-ми разрядными двухпозиционными микропереключателями для имитации неисправностей электрических схем
8. Для удобства хранения и транспортировки все модули размещаются в отдельных футлярах
9. Все генераторы сигналов имеют независимую и одновременную выходную клемму уровня TTL и CMOS.
10. Включает в себя обучение на базе компьютера

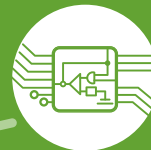


#### ● Технические характеристики

##### Главный модуль (KL-31001)

1. Сдвоенный источник электропитания постоянного тока
  - (1) Диапазон напряжений : +5В, 1.5А ; -5В, 0.3А ; ±12В, 0.3А
  - (2) Защита от перегрузки по выходу
2. Регулируемый источник электропитания постоянного тока
  - (1) Диапазон напряжений : +1.5В~+15В
  - (2) Максимальный выходной ток : 0.5А
  - (3) Защита от перегрузки по выходу
3. Генератор эталонной частоты
  - (1) Частоты : 1МГц, 60Гц, 1Гц
  - (2) Точность : ±0,01% (1МГц)
  - (3) Разветвление выхода : 10 ТТЛ-выходов
4. Генератор синхронизирующих импульсов
  - (1) Диапазон частот : 1 Гц-1МГц (6 поддиапазонов)
 

a. 1Гц-10Гц	d. 1кГц ~ 10кГц
b. 10Гц ~ 100Гц	e. 10кГц ~ 100кГц
c. 100Гц ~ 1кГц	f. 100кГц ~ 1МГц
  - (2) Разветвление выхода : 10 ТТЛ-выходов
5. Переключатели данных
  - (1) 8-ми разрядные двухпозиционные микропереключатели : два 16-битных ТТЛ-выхода.
  - (2) Тумблерные переключатели : 4, каждый со схемой устранения дребезга контактов
  - (3) Разветвление выхода : 10 ТТЛ-выходов

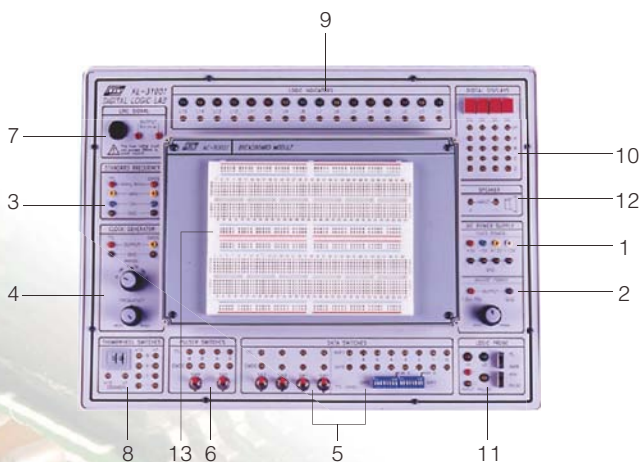


6. Переключатели импульсов
  - (1) 2 набора независимых управляемых выходов.
  - (2) Каждый набор обладает Q и  $\bar{Q}$ -выходами, ширина импульса > 5 мс
  - (3) Каждый набор переключателей снабжен схемой устранения дребезга контактов
  - (4) Разветвление выхода : 10 ТТЛ-выходов
7. Генератор сигналов электросети
  - (1) Частоты : 50/60Гц
  - (2) Выходное напряжение : 6 В (действующее напряжение)
  - (3) Защита от перегрузки по выходу
8. Кнопочный поворотный переключатель
 

2-х разрядный, выход двоично-десятичного кода, вход с общей точкой
9. Логические индикаторы
  - (1) 16 независимых светодиодов предназначенных для индикации высоких или низких логических уровней сигналов
  - (2) Входное сопротивление :  $\geq 100$  кОм
10. Цифровой индикатор
  - (1) 4 независимых 7-ми сегментных светодиодных индикатора
  - (2) Двоично-десятичные преобразователи для 7-ми сегментного индикатора с входом десятичной точки
  - (3) Вход для 4-х битного двоичного позиционного кода 8-4-2-1
11. Логический пробник
  - (1) Измерение ТТЛ-и КМОП-уровней
  - (2) 5мм светодиодный индикатор
  - (3) Отображения "Lo" и "Hi" на светодиодном индикаторе относятся соответственно к низкому и высокому логическому уровню
12. Динамик
 

1 шт., 8Ом, 0, 25Вт со схемой усиления
13. Макет электронной схемы (AC-90001)
 

Макет электронной схемы с 1680 точками соединения на верхней панели может легко извлекаться и устанавливаться на место.

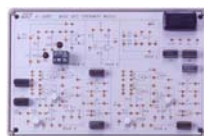


KL-31001

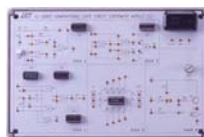
## Модули для выполнения экспериментов

1. Все 13 модулей снабжены 8-ми разрядными двухпозиционными микропереключателями для имитации неисправностей электрических схем. Студенты могут практиковаться в поиске и устранении неисправностей путем установки микропереключателей в различные положения.
2. Способы устранения всех учебных неисправностей приведены в руководстве по проведению экспериментов в качестве справочного материала.
3. В главном модуле и во всех дополнительных модулях используются 2 мм штырьковые и гнездовые разъемы.
4. В комплект поставки учебного стенда входит всеобъемлющее руководство по проведению экспериментов и методическая Разработка для преподавателей.
5. Размеры модулей : 255 x 165 x 30 мм
6. Использование в модулях соединительных штырьковых разъемов позволяет предотвратить несчастные случаи.
7. Отдельный футляр для каждого модуля.

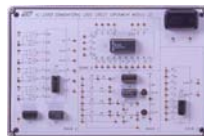
## Список модулей



KL-33001  
Эксперименты с основными логическими схемами



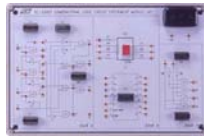
KL-33002  
Эксперименты со схемами комбинационной логики(1)



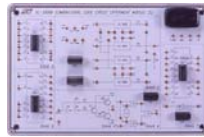
KL-33003  
Эксперименты со схемами комбинационной логики(2)



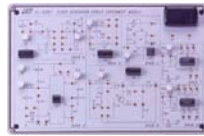
KL-33004  
Эксперименты со схемами комбинационной логики(3)



KL-33005  
Эксперименты со схемами комбинационной логики(4)



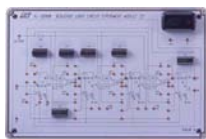
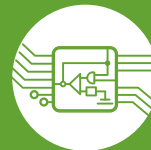
KL-33006  
Эксперименты со схемами комбинационной логики(5)



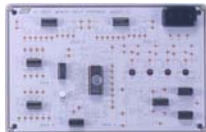
KL-33007  
Эксперименты со схемой генератора тактовых импульсов



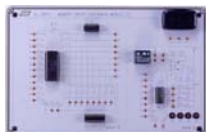
KL-33008  
Эксперименты со схемами последовательной логики (1)



KL-33009  
Эксперименты со схемами  
последовательной логики (2)



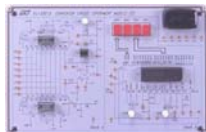
KL-33010  
Эксперименты со схемами ОЗУ (1)



KL-33011  
Эксперименты со схемами ОЗУ (2)



KL-33012  
Эксперименты со схемами  
преобразователей (1)



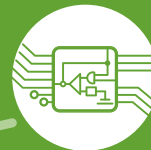
KL-33013  
Эксперименты со схемами  
преобразователей (2)

## Перечень выполняемых экспериментов

### 1. Эксперименты с основными логическими схемами

- 1-1 Эксперименты с основными логическими вентилями и ключами .....KL-33001(A)
- 1-2 Схемы логических вентиляей
  - a. Схема диодной логики (DL).....KL-33001(C)
  - b. Схема резисторно-транзисторной логики (RTL).KL-33001(B)
  - c. Схема диодно-транзисторной логики(DTL).....KL-33001(B.C)
  - d. Схема транзисторно - транзисторной логики(ТТЛ) .....KL-33001(D)
  - e. Схема КМОП логики.....KL-33001(E)
- 1-3 Измерение порогового напряжения
  - a. Измерение порогового напряжения ТТЛ-уровней .....KL-33001(D)
  - b. Измерение порогового напряжения КМОП-уровней .....KL-33001(E)
- 1-4 Измерение напряжения / тока
  - a. Измерение напряжения / тока ТТЛ входов-выходов .....KL-33001(D)
  - b. Измерение напряжения / тока КМОП входов-выходов .....KL-33001(E)
- 1-5 Измерение времени задержки передачи сигналов основных логических элементов
  - a. Измерение времени задержки передачи сигналов в ТТЛ-элементах.....KL-33001(D)
  - b. Измерение времени задержки передачи сигналов в КМОП-элементах.....KL-33001(E)
- 1-6 Измерение характеристик основных логических элементов
  - a. Измерение характеристик логического элемента И .....KL-33001(D)
  - b. Измерение характеристик логического элемента ИЛИ .....KL-33001(D)
  - c. Измерение характеристик логического элемента НЕ .....KL-33001(D)
  - d. Измерение характеристик логического элемента И-НЕ .....KL-33001(D)
  - e. Измерение характеристик логического элемента ИЛИ-НЕ .....KL-33001(D)
  - f. Измерение характеристик логического элемента исключающий ИЛИ .....KL-33001(D)

- 1-7 Изучение интерфейсов сопряжения логических вентиляей
  - a. Интерфейс согласования ТТЛ-элементов с КМОП-элементами.....KL-33001(D.E)
  - b. Интерфейс согласования КМОП-элементов с ТТЛ-элементами .....KL-33001(D.E)
- 2. Эксперименты со схемами комбинационной логики
  - 2-1 Схема логического элемента ИЛИ-НЕ.....KL-33002(A)
  - 2-2 Схема логического элемента И-НЕ .....KL-33002(B)
  - 2-3 Схема логического элемента исключающий ИЛИ
    - a. Построение логического элемента исключающий ИЛИ с помощью логических элементов И-НЕ.....KL-33002(B)
    - b. Построение логического элемента исключающий ИЛИ с помощью основных логических элементов .....KL-33002(C)
  - 2-4 Схема логического элемента И-ИЛИ-НЕ .....KL-33002(C)
  - 2-5 Схемы компараторов
    - a. Компаратор на основе логических элементов .....KL-33002(C)
    - b. Компаратор на основе ТТЛ интегральной схемы .....KL-33002(D)
  - 2-6 Схема триггера Шмидта.....KL-33002(A)
  - 2-7 Схемы вентиляей с открытым коллектором
    - a. Схема с высокими значениями напряжений / токов .....KL-33002(E)
    - b. Построение логического элемента И с помощью вентиляей с открытым коллектором.....KL-33002(E)
  - 2-8 Схемы вентиляей с тремя состояниями
    - a. Построение таблицы истинности.....KL-33003(C)
    - b. Построение логического элемента И с помощью вентиляей с тремя состояниями.....KL-33003(C)
    - c. Схема двунаправленной передачи.....KL-33003(C)
  - 2-9 Схемы полусумматора и полного сумматора
    - a. Построение полусумматора с помощью основных логических элементов.....KL-33004(A)
    - b. Схема полного сумматора.....KL-33004(B)
    - c. Схема генератора быстродействующего сумматора .....KL-33003(A)
    - d. Схема сложения двоично - десятичного кода .....KL-33004(B)
  - 2-10 Схемы полувычитателя и полного вычитателя
    - a. Схема компаратора на основе логических элементов .....KL-33004(A)
    - b. Схема полного сумматора и инвертера .....KL-33004(B)
  - 2-11 Схема арифметическо-логического устройства .....KL-33003(B)
  - 2-12 Схема генератора синхронизации
    - a. Схема генератора синхронизации на основе логических элементов исключающий ИЛИ .....KL-33004(A)
    - b. Интегральная схема генератора синхронизации .....KL-33003(D)
  - 2-13 Схемы шифраторов
    - a. Построение шифратора 4 -> 2 с помощью основных Логических элементов.....KL-33005(A)
    - b. Построение шифратора 10 -> 4 с помощью ТТЛ интегральной схемы.....KL-33006(A)
  - 2-14 Схемы дешифраторов
    - a. Построение дешифратора 2 -> 4 с помощью основных логических элементов .....KL-33005(C)
    - b. Построение дешифратора 4 -> 10 с помощью ТТЛ интегральной схемы.....KL-33004(C)
    - c. Код BCD подаётся на 7-сегментный индикатор .....KL-33005(B)



- 2-15 Схемы мультиплексоров
  - a. Построение мультиплексора 2 -> 1.....KL-33006(E)
  - b. Использование мультиплексоров для создания функций .....KL-33006(F)
  - c. Построение мультиплексора 8 -> 1 с помощью ТТЛ интегральной схемы.....KL-33006(F)
- 2-16 Схемы демультиплексоров
  - a. Построение демультиплексора с двумя выходами .....KL-33006(E)
  - b. Построение демультиплексора с восемью выходами .....KL-33006(B)
- 2-17 Схемы аналоговых мультиплексоров / демультиплексоров с цифровым управлением
  - a. Характеристики аналогового ключа.....KL-33006(C.D)
  - b. Схема двунаправленной передачи с помощью аналоговых ключей на основе КМОП интегральной схемы .....KL-33006(C)
- 3. Эксперименты со схемой генератора тактовых импульсов
  - 3-1 Построение схемы генератора с помощью основных логических схем.....KL-33007(A)
  - 3-2 Построение схемы генератора с помощью триггера Шмидта.....KL-33007(B)
  - 3-3 Схема генератора, управляемого напряжением.....KL-33007(C)
  - 3-4 Схемы генераторов на основе интегральной схемы 555-й серии
    - a. Схема генератора на интегральной схеме серии 555 .....KL-33007(D)
    - b. Схема генератора, управляемого напряжением .....KL-33007(D)
  - 3-5 Схемы ждущих мультивибраторов
    - a. Схемы ждущих мультивибраторов с низкой скоростью быстрогодействия.....KL-33007(E)
    - b. Схемы ждущих мультивибраторов с высокой скоростью быстрогодействия.....KL-33007(E)
    - c. Построение схем ждущих мультивибраторов .....KL-33007(D)
    - d. Построение схемы без повторного запуска на основе ТТЛ-интегральной схемы.....KL-33007(F)
    - e. Построение схемы с повторным запуском на основе ТТЛ-интегральной схемы.....KL-33007(G)
    - f. Построение схемы перестраиваемого генератора с помощью ждущего мультивибратора.....KL-33008(A)
- 4. Эксперименты со схемами последовательной логики
  - 4-1 Схемы триггеров
    - a. Построение RS-триггера с помощью основных логических элементов .....KL-33008(D)
    - b. Построение D-триггера с помощью RS-триггеров .....KL-33008(D)
    - c. Построение JK-триггера с помощью D-триггеров .....KL-33008(D)
    - d. Построение JK-триггера с помощью RS-триггеров .....KL-33008(D)
    - e. Построение сдвиговых регистров на основе D-триггеров .....KL-33008(C)
    - f. Программирование сдвигового регистра влево / вправо .....KL-33008(B)
    - g. Построение схемы подавления шумов с помощью RS-триггеров .....KL-33008(D)
  - 4-2 Схемы JK-триггеров
    - a. Асинхронный бинарный счетчик прямого счета .....KL-33009(A)
    - b. Асинхронный десятичный счетчик прямого счета .....KL-33010(D)
    - c. Асинхронный счетчик прямого счета с делением на N .....KL-33010(C)
    - d. Асинхронный бинарный счетчик обратного счета .....KL-33009(A)
    - e. Синхронный бинарный счетчик прямого счета .....KL-33009(A)
    - f. Синхронный бинарный счетчик с изменением направления счета .....KL-33009(A)
    - g. Синхронный бинарный счетчик с изменением направления счета и установкой начального состояния .....KL-33010(A)
    - h. Синхронный десятичный счетчик с изменением направления счета и установкой начального состояния .....KL-33010(B)
    - l. Кольцевой счётчик.....KL-33009(A)
    - j. Счетчик Джонсона.....KL-33009(A)
- 5. Эксперименты со схемами ОЗУ
  - 5-1 Построение постоянного запоминающего устройства (ПЗУ) с помощью диодов.....KL-33010(F)
  - 5-2 Построение ОЗУ с помощью D-триггера .....KL-33010(G)
  - 5-3 Схема 64-битной ОЗУ.....KL-33011(B)
  - 5-4 Схема стираемой программируемой постоянной памяти (EPROM).....KL-33010(E)
  - 5-5 Схема электронно стираемой программируемой постоянной памяти.....KL-33011(A)
  - 5-6 Построение динамически сканирующего счетчика с помощью однокристального микропроцессора .....KL-33012(A)
- 6. Эксперименты со схемами преобразователей
  - 6-1 Схема цифро-аналогового преобразователя (ЦАП)
    - a. Схема униполярного цифро-аналогового преобразователя .....KL-33013(A)
    - b. Схема биполярного цифро-аналогового преобразователя .....KL-33013(A)
  - 6-2 Схема аналогово-цифрового преобразователя (АЦП)
    - a. Схема 8-ми битного преобразователя.....KL-33012(B)
    - b. Схема преобразователя для четырехразрядного индикатора.....KL-33013(B)

## ● Вспомогательные принадлежности (KL-38002)

1. Руководство по проведению экспериментов и руководство для преподавателя
2. Соединительные провода и разъемы : 1 комплект.
3. Шестигранный Ключ : 1 шт.

## ● Обучение на базе компьютера

1. Моделирование встроенных схем экспериментальных модулей.
2. Возможно моделирование неисправностей.
3. Пользователи могут проводить гибкое сравнение результатов анализа методом моделирования с выходными сигналами аппаратуры.
4. Поддерживаются виртуальные приборы.

